www.kiees.or.kr

2014 한국전자파학회 하계종합학술대회

Vol. 2, No. 1

|일자| 2014년 8월 21일(목)~23일(토)

|장소| 라마다프라자 제주호텔

|주최| 한국전자파학회

|후원| 미래창조과학부, 한국산업기술평가관리원, LIG 넥스원, Qualcomm Incorporated QUALCOMM

|협찬| 고어코리아, 대전테크노파크, 로데슈바르즈코리아, 모아소프트, 비앤알테크놀로지, 삼성전기, 삼성탈레스, 선우커뮤니케이션, 성원포밍, 숭실대 무선전력전송연구소, 안리쓰, 엠티지, 전자파기술원, 창우통상, 하이게인안테나, CST of Korea, NIPA, SKT

KIEES 사단법인 한국전자파학회

종 합 일 정 표

▣ 첫째날-2014년 8월 21일(목)

시간	내용
13:00 ~ 17:00	등록 (장소 : 2층 라마다볼룸 로비)
14:00 ~ 17:00	Workshop / Tutorial ■ Workshop #1 : 미래부 전파·위성 R&D 주요 연구기관 발표회 (장소: 2층 라마다볼룸 1) ■ Workshop #2 : 5G 이동통신 RF/안테나 기술 (장소 : 2층 라마다볼룸 2) ■ Workshop #3 : CR/SDR 연구회 (장소 : 2층 마라홀) ■ Workshop #4 : 미래 EMC 기술 로드맵 (장소 : 2층 우도홀) ■ Tutorial : 전자파산란 및 역산란 (장소 : 2층 비양홀) ■ KEIT Workshop (장소 : 2층 라마다볼룸 3, 4)

▣ 둘째날-2014년 8월 22일(금)

시간	내용	
08:00~17:00	등록 (장소 : 2층 라마다볼룸 로비)	
08:30~10:00	구두발표 (스페셜, 일반논문) 및 포스터 발표 *오전 포스터 발표 (09:00~10:20)	
10:00~10:30	휴식	
10:30~12:00	개회식 (장소 : 2층 라마다볼룸) 사회: 황금철 교수 -개 회 사 : 서철헌 준비위원장 -대회장인사 : 이택경 한국전자파학회 회장 -축 사 : 윤현보 한국전자파학회 명예회장	
	초청강연 (장소 : 2층 라마다볼룸)	
	초청강연1 (11:00~11:30)	정보통신기술진흥센터 이상홍 센터장 "R&D 패러다임 변화에 대응하는 ICT R&D 정책방향"
	초청강연2 (11:30~12:00)	한국전자통신연구원 채종석 소장 "ETRI 전파기술 30년 그리고 미래"
12:00~13:30	중식 (장소 : 1층 탐모라) 국, 영문지 심사위원 간담회 (장소 : 8층 탐라홀)	
13:30~15:30	구두발표 (스페셜, 일반논문) 및 포스터 발표 *오후 포스터 발표 (15:000~16:20)	
15:30~16:00	휴 식	
16:00~18:00	구두발표 (스페셜, 일반논문)	
17:40~18:10	특별 초청강연 : 방위사업청 오태식 본부장 (Session D, 라마다볼룸 4) "방위사업과 전파기술"	
18:30~20:30	만 찬 (8층 탐라홀) 사회: 박용배 교수 우수논문상 시상 (일반, 학부생)	

▣ 셋째날-2014년 8월 23일(토)

시간	내용
08:30 ~ 13:00	산학연 간담회

Session B	발표장소 : 2층 라마다볼룸 2

LTE용 Fully Integrated CMOS 선형 전력 증폭기

김기현°, 고재용, 양두현, 이성호, 남상욱
서울대학교* 전기공학부 뉴미디어통신공동연구소
kihyun@ael.snu.ac.kr

Ⅰ. 서론

근래에 화합물 반도체 기반의 모바일용 선형 전력 증폭기의 비싼 가격과 집적도 문제를 해결하기 위해 CMOS 선형 전력 증폭기에 관한 연구가 활발히 이루어지고 있다 [1]. 또한, LTE 신호와 같은 큰 PAPR에 대응 하는 고효율 선형 전력 증폭기에 관한 연구가 요구되고 있다.

본 논문은 standard 0.11㎛ CMOS 공정을 이용한 LTE용 선형전력 증폭기에 관한 연구이다. Transformer와 Balun을 사용하여 차등 증폭기 형태의 모두 집적시켜 설계 하였다.

Ⅱ. 설계

본딩 인덕터에 의한 영향을 최소화 하고, 높은 출력을 얻기 위한 트랜스포머 형태의 차등 전력 증폭기 구조를 채택하였다. 출력 단 트랜스포머와 Balun 및 inter-stage matching 회로를 포함한 Driver와 Main단 모두 하나의 칩으로 집적 되었다.

출력 단 Transformer와 입력단 Balun의 경우, ADS EM 시뮬레이터를 통해, 설계 하였고, 이때 primary와 secondary에 매칭으로 이용되는 capacitance도 같이 포함 되었다. 제작된 칩의 크기는 가로 2.43mm, 세로 0.9mm이다.

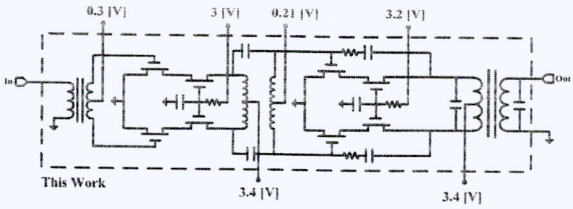

그림 1. 전력 증폭기 구조

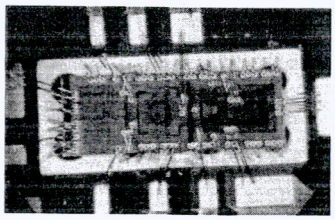

그림 2. PCB에 본딩된 칩 사진

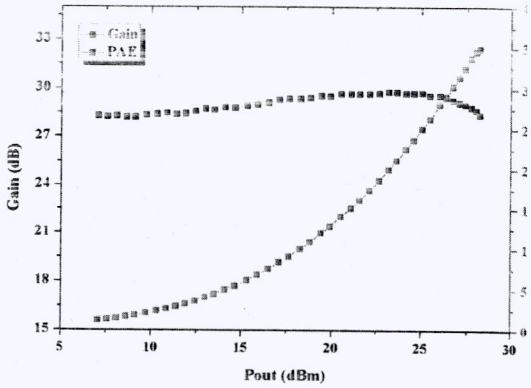

그림 3. Gain과 PAE 측정 결과 (LTE 10MHz)

Ⅲ. 측정 결과

그림 3은 LTE 10MHz 16QAM 신호를 이용한 측 결과를 나타내며, 29 dB의 이득과 ACLR < -30 dBc 준의 최대 선형 전력 27 dBm을 확인 하였다. 그때 효율은 약 31.4%로 측정 되었다.

Ⅳ. 결론

최종적으로, LTE 신호 기준으로 약 27 dBm 선형 력 전력을 가지고, 이때 31.4%의 효율을 가지는 CMO 선형 전력 증폭기를 구현하였다. 이 전력 증폭기 1950 MHz의 중심 주파수를 사용하는 LTE 모바일 스템에 사용 될 수 있다.

Acknowledgement
이 논문은 동부 하이텍의 지원으로 수행된 연구임

참고문헌

[1] S. Ki Yong, K. Bonhoon, H. Songcheol,, ". CMOS Power Amplifier With a Built-In R Predistorter for Handset Applications Microwave Theory and Techniques, IEE Transactions on , vol.60, no.8, pp.2571,2580, Au 2012.