

A Wideband CMOS SPDT Switch With Improved Power Handling

° 최준혁, 김병준, 김덕수, 남상욱

서울대학교 전기공학부 뉴미디어통신연구소

cjh@ael.snu.ac.kr, bjkim@ael.snu.ac.kr, dskim@ael.snu.ac.kr, snam@snu.ac.kr

I. 서론

CMOS SPDT switch는 낮은 항복전압과 많은 기생 캐패시터 때문에 고출력, 고주파에서 동작하기 힘들다. 그래서 stacked 구조와 series-shunt 구조를 주로 사용하게 된다.[1],[2] 이 때 shunt 트랜지스터는 SPDT switch 성능을 제한하는 중요한 요소가 된다.

본 논문에서는 shunt 트랜지스터 대신 body/gate switching technique을 사용하여 power handling을 향상시킨 새로운 SPDT switch 구조를 제안한다.

II. 본론

본 논문의 SPDT switch는 2-stacked 구조로 설계하였고[2], series 트랜지스터에 body/gate switching technique을 동시에 사용하였다.[1],[2] 기존의 conventional 구조와 비교하였을 때 insertion loss와 isolation 성능은 유지하면서 power handling 측면에서는 장점을 갖는 구조이다. 제안한 구조의 전체 회로도 는 그림 1.과 같다.

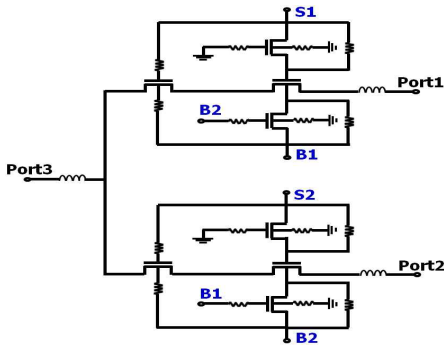


그림 1. proposed 2-stacked SPDT switch

그림 1.의 S1에 가해주는 전압을 2.5 V라 하였을 경우, 제안한 구조의 최대 전압은 아래와 같다.

$$V_{max} = (2 \times \text{항복전압}) - 2.5$$

기존 구조의 경우 2-stacked이어도 항복전압보다 큰 전압이 입력으로 들어올 경우 shunt 트랜지스터 때문에 제대로 동작하기 힘들다.

동작원리는 ON-path의 경우 gate와 body에 연결된 트랜지스터들이 off되고, body는 floating 상태가 된다. Off-path의 경우 gate와 body에 연결된 트랜지스터들이 on되고, body는 negative 전압을 인가해 준다.

그림 2.는 제안한 구조와의 비교를 위한 conventional 2-stacked SPDT switch 회로도이다.

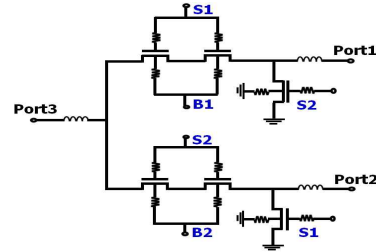


그림 2. conventional 2-stacked SPDT switch

표 1.은 기존 구조와 제안한 구조의 시뮬레이션 결과이다.

		IL(dB)	Isolation(dB)	P1dB(dB)
Conventional	10 GHz	2.1	29.7	26.6
	20 GHz	2.5	24.1	26.8
This work	10 GHz	2.2	27.9	28.4
	20 GHz	2.9	22.5	28.8

표 1. 시뮬레이션 결과

III. 결론

본 논문에서는 CMOS 공정을 이용하여 power handling을 향상시킨 새로운 SPDT switch 구조를 제안하였다. 시뮬레이션 결과 insertion loss와 isolation의 성능저하는 최소화하고, P1dB는 1.8~2.0 dB의 향상된 결과를 얻을 수 있었다.

Acknowledgement

“본 연구는 미래부가 지원한 2013년 정보통신·방송(ICT) 연구개발사업의 연구결과로 수행되었음”

참고문헌

- [1] Pinping Sun and Peng Liu, “Analysis of parasitic effects in triple-well CMOS SPDT switch”, Electron. Lett., 23rd May 2013 Vol. 49 No. 11
- [2] Minsik Ahn ; Georgia Inst. of Technol., Atlanta ; Chang-Ho Lee ; Byung Sung Kim ; Laskar, J., “A High-Power CMOS Switch Using A Novel Adaptive Voltage Swing Distribution Method in Multistack FETs”, IEEE Trans. Microw. Theory Tech., VOL. 56, NO. 4, APRIL 2008