

## RFSoc을 이용한 다중채널 FMCW 레이더의 Digital Front-End 설계

\*김동우, \*강호정, \*남상욱

\*서울대학교 전기정보공학부 뉴미디어통신공동연구소  
cb3403@ael.snu.ac.kr

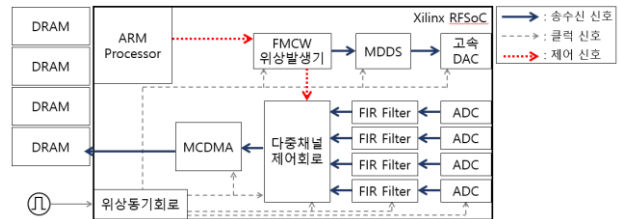
### 1. 서론

최근 고속 ADC/DAC가 내장된 FPGA 기반 프로세서인 Radio Frequency System on Chip (RFSoc)가 상용화되고 있다. 이를 활용하면 효율적이면서 높은 성능의 다중채널 레이더 설계가 가능해진다. 본 논문은 RFSoc를 이용한 다중채널 FMCW 레이더의 digital front-end(DFE)를 제안한다.

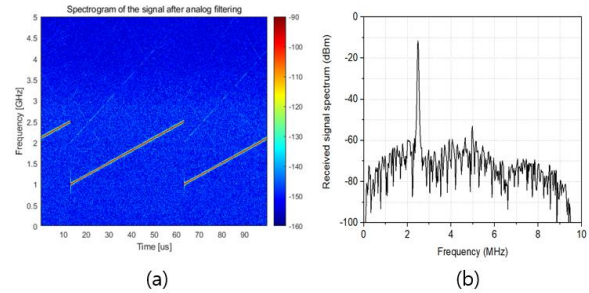
### 2. 본론

제안하는 시스템은 [그림-1]과 같이 처프 신호 생성을 위한 위상 생성기, 광대역 신호 생성을 위한 multi direct digital synthesizer(MDDS), 내장 고속 DAC 및 ADC, decimation 및 Hilbert 변환을 위한 디지털 FIR 필터, multi-channel direct memory access(MCDMA)로 구성된다. 구체적으로, MDDS 및 DAC에서 1-2.5 GHz 처프 신호를 생성하며, RF Front-end는 Ku-band로 주파수를 변환하고 대역폭을 확장시킨다[2]. 다중의 안테나 및 ADC를 거쳐 얻은 다중채널 이산신호는 디지털 필터를 통해 실시간 전처리된다. 그 후, MCDMA에 의해 채널별로 할당된 메모리로 다중채널 데이터가 저장된다. 제안하는 DFE는 멀티 레이트 시스템으로 동작하며, 동기화를 위해 적절한 시스템 클럭을 선정하고 제어신호 생성회로 및 MUX기반 다중채널 제어회로를 FPGA 내에 구현하였다.

제안된 시스템을 검증하기 위해, 실험실 환경에서 RF부를 포함한 시스템 측정을 수행하였다. [그림-2]는 DAC 출력단의 송신 처프 신호의 spectrogram 및 표적에 의해 반사된 신호의 spectrum의 결과를 보여준다. 송신 처프 신호의 경우 50us동안 1-2.5 GHz의 선형적인 서프 신호를 생성하는 것을 확인할 수 있다. 수신 신호 또한 표적에 해당하는 정형파 신호 스펙트럼이 정확히 나오는 것을 확인할 수 있다.



[그림-1] 제안하는 digital front-end



[그림-2] (a)송신 신호 spectrogram, (b)수신 신호 spectrum

### 3. 결론

본 논문은 RFSoc를 이용해 다중채널 FMCW 레이더의 digital front-end를 설계 후 측정을 통해 적합성을 검증하였다.

### 참고문헌

[1] Xilinx, “Zynq UltraScale+ RFSoc RF Data Converter v2.4 Gen 1/2/3”, White Paper, 2020년 11월  
 [2] 손용암, 김동우, 강호정, 남상욱, “주파수 변환 및 체배를 통한 12-18G 광대역 Chirp Signal 구성,” 2019년도 한국전자파학회 하계종합학술대회, 2019년 08월